



## 採購規範書

品名：SiC功率元件

案號：          

### 目    錄

1. 目的/用途說明
2. 規格/功能需求
3. 安裝/測試要求
4. 檢測/驗收標準
5. 交貨期/廠商交付文件
6. 訓練
7. 保固
8. 工作環境及安全衛生注意事項
9. 其他
10. 廠商資格條件

撰寫人：                    沈世強                     日期：                    2026/04/28



目的/用途說明：

高壓SiC功率元件設計驗證與驗證導入ITRI自行設計元件之模組特性

1. 規格/功能需求：2.2kV規格6片，1.7kV規格6片

■ 元件規格

2.2kV:

item	Unit	target	Upper specification (USL)	Lower specification (LSL)
Epitaxy thickness	um	19	18	20
Epitaxy doping	cm <sup>-3</sup>	4E15	3.6E+15	4.4E+15
Wafer orientation	degree	4	4.5	3.5
Resistivity	Ohm*cm	0.02	0.025	0.015
Foreign polytype	%	<5%	-	
Substrate thickness	um	350	375	325
Substrate diameter	um	150	155	145
Warp	um	<40	-	
Visual contamination	-	None	-	
Metal contamination	atom/cm <sup>2</sup>	<1E11	-	
Rs_PO (gate sheet resistance)	Ohm/sq	7	9	5
Gate contact resistance (CO_G)	Ohm	4.5	5.5	3.5
Rs_NPLUS (N+ sheet resistance)	ohm/sq	1300	1500	1100
Rc_NPLUS (N+ contact resistance)	ohm*cm <sup>2</sup>	1E-4	1E-3	1E-5
Rs_PPLUS (P+ sheet resistance)	ohm/sq	10000	20000	1000
Rc_PPLUS (P+ contact resistance)	ohm*cm <sup>2</sup>	1E-4	1E-2	1E-5

1.7kV:



item	Unit	target	Upper specification (USL)	Lower specification (LSL)
Epitaxy thickness	um	17	16	18
Epitaxy doping	cm <sup>-3</sup>	6E15	5.1E+15	6.9E+15
Wafer orientation	degree	4	4.5	3.5
Resistivity	Ohm*cm	0.02	0.025	0.015
Foreign polytype	%	<5%	-	
Substrate thickness	um	350	375	325
Substrate diameter	um	150	155	145
Warp	um	<40	-	
Visual contamination	-	None	-	
Metal contamination	atom/cm <sup>2</sup>	<1E11	-	



2. 安裝/測試要求： 有 無
3. 檢測/驗收標準：依上述規格提供量測結果
4. 廠商交付文件及交貨期： 2026 年5月 29日前
5. 訓練：有 無
6. 保固：有 無

元件開發委託製作為客製品非規格品，無包含保固

7. 工作環境及安全衛生注意事項： 有 無

本採購案為開發之元件製程委託，生產地點為受委託廠商工廠/實驗室。

8. 其他：

智權歸屬：

本案衍生之文件、分析報告之智慧財產權均屬本院所有。

9. 廠商資格條件： 有 無特別要求